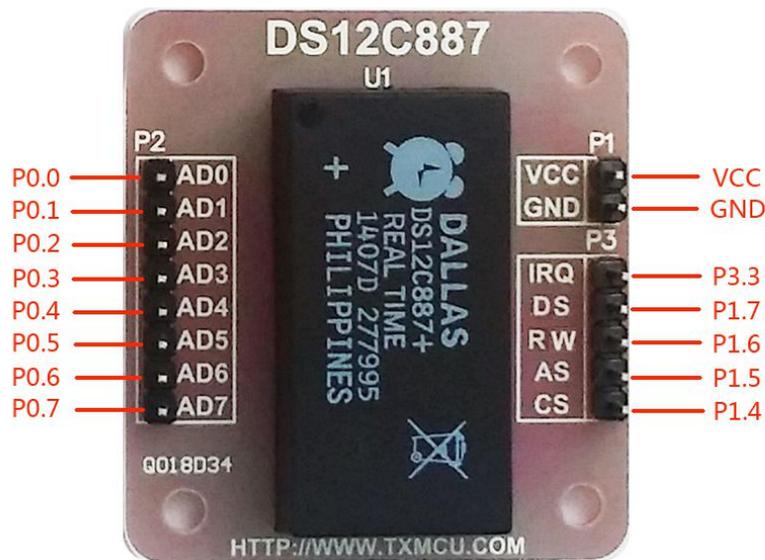
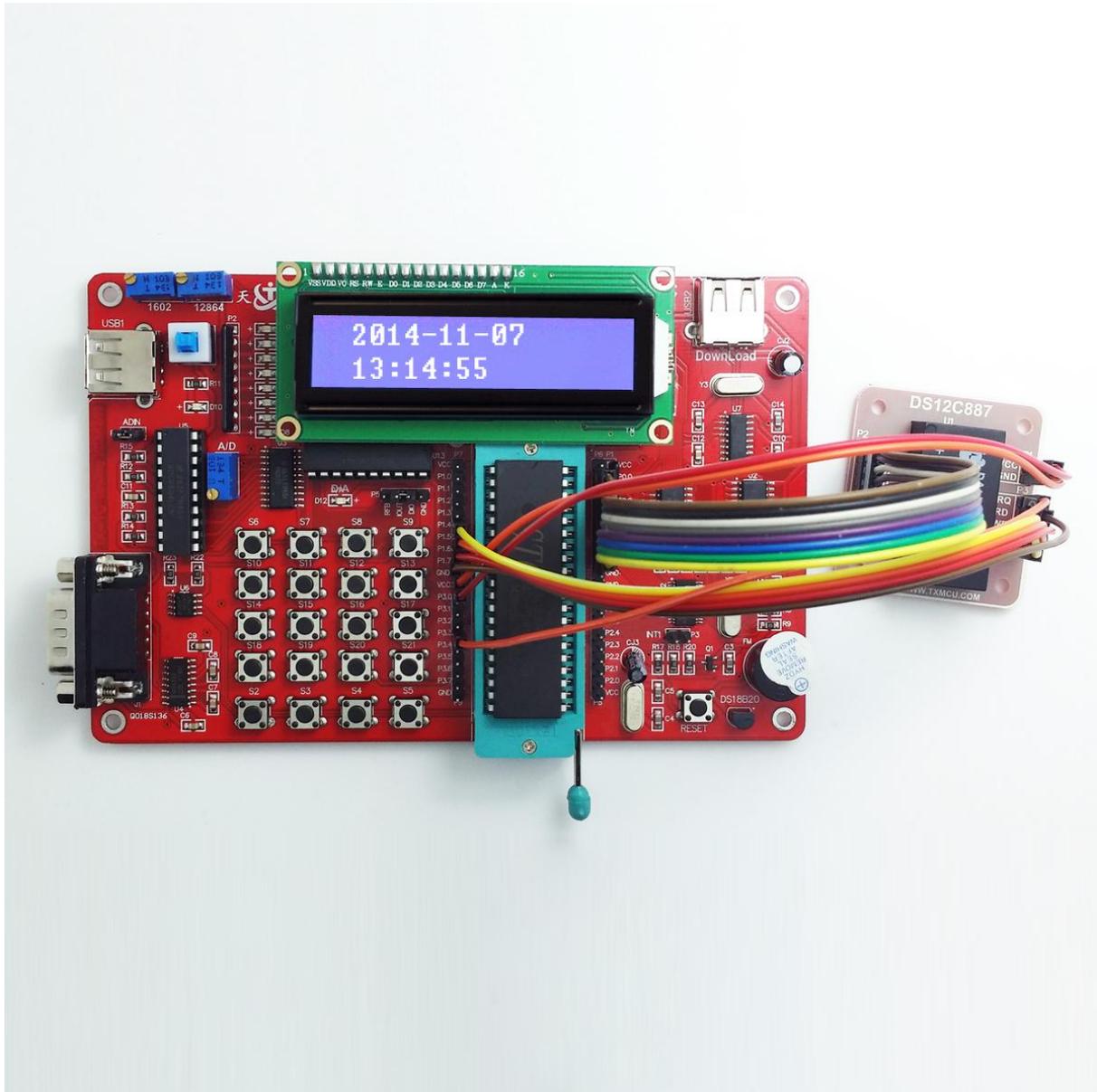


# DS12C887使用手册

该模块是配套“TX-1C”开发板通过与开发板连接可以实现郭天祥老师视频教程中的第十一讲：  
用DS12C887时钟芯片设计一个高精度时钟



与开发板IO引脚连接图



## 特点

- 可作为 IBM AT 计算机的时钟和日历
- 与MC146818B和DS1287的管脚兼容
- 在没有外部电源的情况下可工作10年
- 自带晶体振荡器及电池
- 可计算到2100年前的秒、分、小时、星期、日期、月、年七种日历信息并带闰年补偿
- 用二进制码或BCD码代表日历和闹钟信息
- 有12和24小时两种制式，12小时制时有AM和PM提示
- 可选用夏令时模式

- 可以应用于MOTOROLA和INTEL两种总线
- 数据/地址总线复用
- 内建128字节RAM，14字节时钟控制寄存器，114字节通用RAM
- 可编程方波输出
- 总线兼容中断（/IRQ）
- 三种可编程中断
  - 时间性中断 可产生每秒一次直到每天一次中断
  - 周期性中断122 ms 到 500 ms
  - 时钟更新结束中断

### 管脚名称

AD0-AD7 - 地址/ 数据复用总线

NC - 空脚

MOT - 总线类型选择( MOTOROLA/I NTEL)

CS - 片选

AS - ALE

R/W - 在I NTEL总线下作为 / WR

DS -在I NTEL总线下作为 / RD

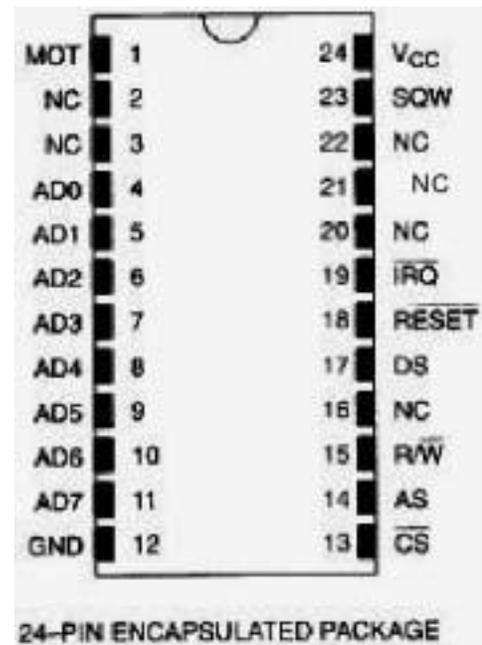
RESET - 复位信号

IRQ - 中断请求输出

SQW - 方波输出

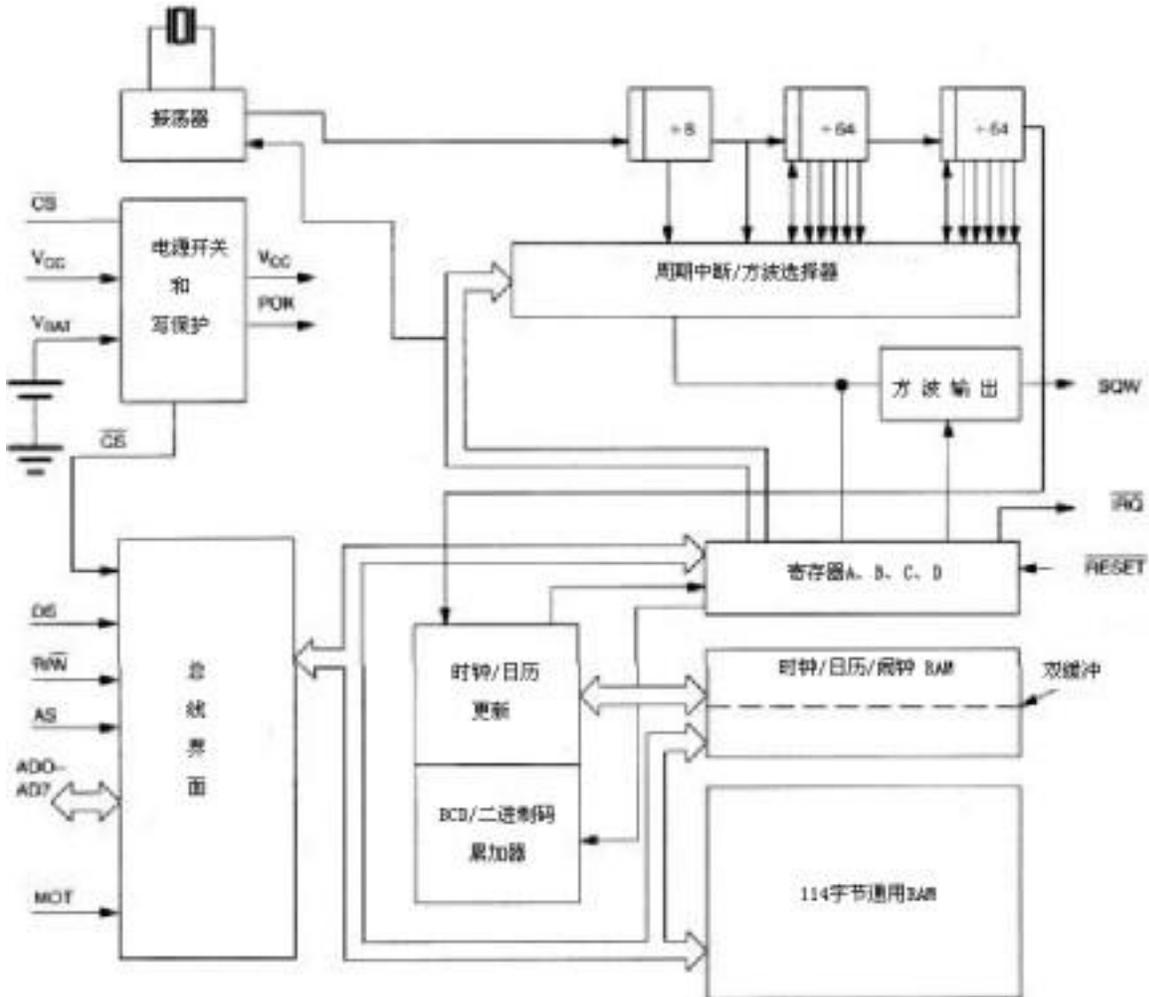
VCC - +5 电源

GND - 电源地



## 操作

DS12887的结构框图



## 上电/掉电

当VCC高于4.25V 200ms后，芯片可以被外部程序操作；当VCC低于4.25V时，芯片处于写保护状态（所有的输入均无效），同时所有输出呈高阻状态；当VCC低于3V时，芯片将自动把供电方式切换为由内部电池供电。

## 管脚功能

MOT (总线模式选择)

当此脚接到VCC 时，选用的是MOTOROLA总线时序；  
当它接到地或不接时，选用的是INTEL总线时序。

SQW (方波输出) – 当VCC低于4.25V时没有作用。

### 周期性中断率和方波中断频率

寄存器A中的控制位				PI 周期中断周期	SQW 输出频率
RS3	RS2	RS1	RS0		
0	0	0	0	无	无
0	0	0	1	3.90625 ms	256 Hz
0	0	1	0	7.8125 ms	128 Hz
0	0	1	1	122.070 $\mu$ s	8.192 kHz
0	1	0	0	244.141 $\mu$ s	4.096kHz
0	1	0	1	488.281 $\mu$ s	2.048 kHz
0	1	1	0	976.5625 $\mu$ s	1.024kHz
0	1	1	1	1.953125ms	512Hz
1	0	0	0	3.90625ms	256Hz
1	0	0	1	7.8125ms	128Hz
1	0	1	0	15.625ms	64Hz
1	0	1	1	31.25ms	32Hz
1	1	0	0	62.5ms	16Hz
1	1	0	1	125ms	8Hz
1	1	1	0	250ms	4Hz
1	1	1	1	500ms	2 Hz

AD0–AD7 (双向数据/地址复用总线)

AS (地址锁存) –ALE

DS (Data Strobe or Read Input) –RD

当系统选择的是INTEL总线模式时，DS被称作RD。当它有效时表示DS12887正在往总线输出数据。RD信号线在存储器芯片上被称作OE信号线。

R/W (Read/Write Input) –WR

## CS (片选输入) -CS

当VCC 低于4.25 V时，DS12887 从内部禁止对外部CS的操作。此时，时钟和RAM 都被保护起来。

## IRQ (中断请求输出)

当中断状态位和对应的中断允许位有效时，IRQ的输出保持为低。复位和读C寄存器 都可以清除IRQ中断信号。没有中断时，IRQ呈高阻状态，其他中断源还可以挂接到中 断总线上。由于IRQ是漏极输出，所以需要外接上拉电阻。

## RESET (复位)

复位脚对时钟、日历、RAM无效。系统上电时复位脚要保持低电平200ms以上 DS12887才可以正常工作。当复位脚为低并且Vcc高于4.25V时，以下情况发生：

- A. 周期中断允许(PIE) 位清 0
- B. 闹钟中断允许(AIE) 位清 0
- C. 更新完成中断标志 (UF) 位清 0
- D. 中断请求状态标志 (IRQF) 位清 0
- E. 周期中断标志 (PF) 位清 0
- F. 当 RESET 为低时DS12887不可操作
- G. 闹钟中断标志 (AF) 位清 0
- H. IRQ 呈高阻状态
- I. 方波输出允许 (SQWE) 位清 0
- J. 更新完成中断允许 (UIE) 位清 0

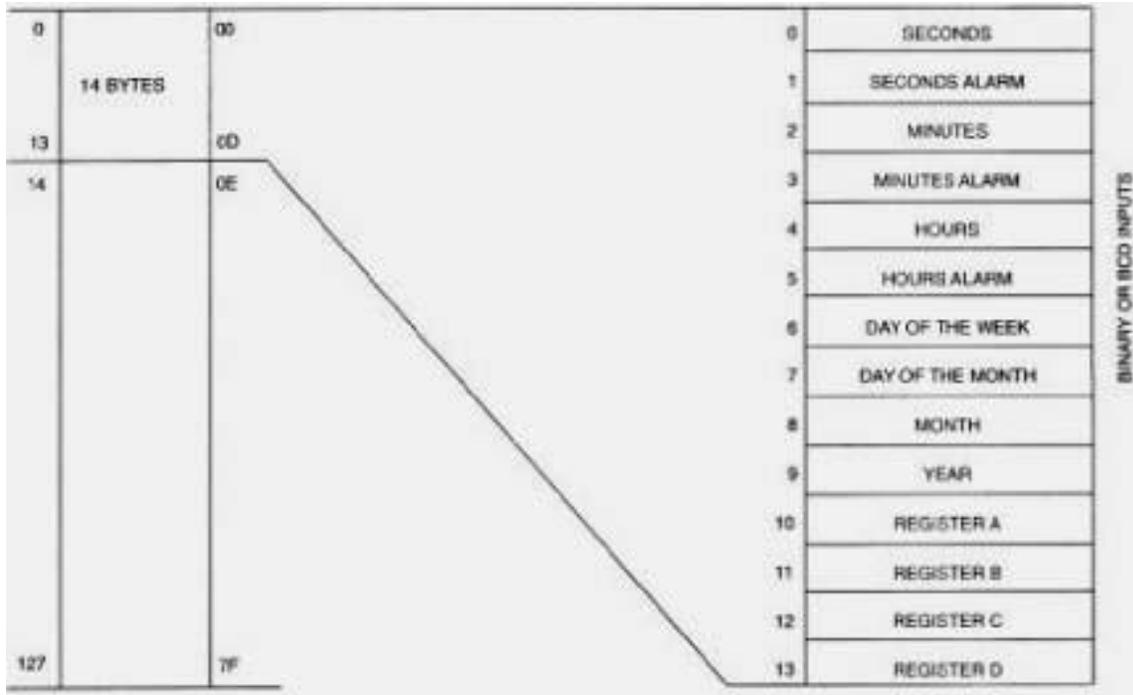
通常情况下把复位 ( RESET ) 和电源 ( VCC ) 连接。

## 地址分布

图2是DS12887的地址分布图。所有地址包括114字节通用RAM、10字节用于记录时 间、日历、闹钟的RAM以及4字节的控制、状态RAM。所有字节都可以在除以下的情 况下直接读写。

- 1.寄存器C、D为只读。
- 2.寄存器A的第7为只读。
- 3.秒字节的高位为只读。

地址分布 DS12887 图 2



### 时间、日历和闹钟区域

可以通过读相应的存储器获得时间、日历信息。通过写相应的存储器设置时间、日历和闹钟。

地址	功能	十进制范围	范围	
			二进制数据模式	BCD数据模式
0	秒	0-59	00-3B	00-59
1	秒闹钟	0-59	00-3B	00-59
2	分钟	0-59	00-3B	00-59
3	分钟闹钟	0-59	00-3B	00-59
4	小时（12时制）	1-12	01-0C AM, 81-8C PM	01-12 AM, 81-92 PM
	小时（24时制）	0-23	00-17	00-23
5	时闹钟（12时制）	1-12	01-0C AM, 81-8C PM	01-12 AM, 81-92 PM
	时闹钟（24时制）	0-23	00-17	00-23
6	星期（星期天=1）	1-7	00-07	00-07
7	日期	1-31	01-0F	1-31
8	月份	1-12	01-0C	1-12
9	年	0-99	00-63	00-99

0xc0—0xff为特殊的数。如果小时闹钟为0xc0—0xff，表示每小时中断一次；如果小时闹钟和分钟闹钟都是0xc0—0xff，表示每分钟中断一次；如果小时闹钟、分钟闹钟和秒闹钟都是，表示每秒中断一次。

## 非易失性 RAM

114字节的非易失性通用RAM没有特殊功能，可以在任何时候读写。

## 寄存器

DS12887有四个控制寄存器，它们可以在任何时候读写。

## 寄存器 A

最高位				最低位			
BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
UIP	DV2	DV1	DV0	RS3	RS2	RS1	RS0

### UIP

更新(UIP)位用来标志芯片是否即将进行更新。

当UIP位为1时，更新即将开始；

当它为0时，表示在至少244 $\mu$ s 内芯片不会更新，此时，时钟、日历和闹钟信息可以通过读写相应的字节获得和设置。

UIP 位为只读位并且不受复位信号 ( RESET ) 的影响。通过把寄存器B中的SET位 设置为1 可以禁止更新并将UIP位清0。

### DV0, DV1, DV2

这3位是用来开关晶体振荡器和复位分频器。

当[DV0 DV1 DV2]=[010]时，晶体振荡器开启并且保持时钟运行； 当[DV0 DV1 DV2]=[11X]时，晶体振荡器开启，但分频器保持复位状态。

### RS3, RS2, RS1, RS0

作用：

1. 设置周期中断允许位 ( PIE ) ；
2. 设置方波输出允许位 ( SQWE ) ；
3. 两位同时设置为有效并且设置频率；
4. 全部禁止。 表1列出了可通过RS寄存器选择的周期中断的频率和方波的频率。这四个可读写的 位不受复位信号的影响。

## 寄存器 B

最高位				最低位			
BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
SET	PIE	AIE	UIE	SQWE	DM	24/12	DSE

### SET

当SET=0，芯片更新正常进行；  
当SET=1，芯片更新被禁止。  
SET位可读写，并不会受复位信号的影响。

### PIE

当PIE=0，禁止周期中断输出到IRQ；  
当PIE=1，允许周期中断输出到IRQ。

### AIE

当AIE=0，禁止闹钟中断输出到IRQ；  
当AIE=1，允许闹钟中断输出到IRQ。

### UIE

当UIE=0，禁止更新结束中断输出到IRQ；  
当UIE=1，允许更新结束中断输出到IRQ。此位在复位或设置SET为高时清0。

### SQWE

当SQWE=0，SQW脚为低；  
当SQWE=1，SQW输出设定频率的方波。

## DM

DM=0，二进制；

DM=1，BCD。 此位不受复位信号影响。

## 24/12

此位为1，24时制；为0，12小时制。

## DSE

夏令时允许标志。在四月的第一个星期日的1:59:59 AM，时钟调到3:00:00 AM；在十月的最后一个星期日的1:59:59 AM，时钟调到1:00:00 AM。

## 寄存器 C

最高位

最低位

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
IRQF	PF	AF	UF	0	0	0	0

## IRQF

当有以下情况中的一种或几种发生时，中断请求标志位（IRQF）置高：

$$PF = PIE = 1 \quad AF = AIE = 1 \quad UF = UIE = 1$$

$$IRQF = PF \cdot PIE + AF \cdot AIE + UF \cdot UIE$$

IRQF一旦为高IRQ脚输出低。

所有标志位在读寄存器C或复位后清0。

**PF** 周期中断标志。

**AF** 闹钟中断标志。

**UF** 更新中断标志。

## BIT 0 THROUGH BIT 3

第0位到第3位无用，不能写入，只读且读出的值恒为0。

## 寄存器 D

最高位

最低位

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
VRT	0	0	0	0	0	0	0

### VRT

当VRT=0时表示内置电池能量耗尽，此时RAM中的数据的安全性就不能保证了。

### BIT 6 THROUGH BIT 0

第0位到第6位无用，只读，且读出的值恒为0。